

06_preguntas_teoría

June 19, 2026

1 Preguntas de Teoría - Fundamentos de Electrónica

Asignatura: Fundamentos de Electrónica (2o GIERM) **Tipo:** Banco de preguntas de teoría con respuestas desarrolladas **Total:** 35 preguntas organizadas por bloques temáticos

1.1 Objetivos

- Repasar los conceptos fundamentales de cada dispositivo electrónico
 - Preparar preguntas típicas de examen con formato pregunta-respuesta
 - Reforzar la comprensión con gráficas y diagramas generados con Python
 - Cubrir todo el temario: Diodo, BJT, MOSFET, JFET, OPAM, Pequeña señal, Datasheets
-

1.2 Bloque 1: Diodo

Preguntas 1-5 sobre la unión PN, modelos del diodo y regulación Zener.

1.2.1 Pregunta 1: Unión PN y zona de deplexión

Pregunta de examen: Explique cómo se forma la zona de deplexión en una unión PN y deduzca la expresión del potencial de contacto V_0 .

Respuesta:

Concepto clave: La zona de deplexión se forma por difusión de portadores mayoritarios que dejan iones fijos descubiertos.

Desarrollo: - Paso 1: Al unir material tipo P (abundante en huecos) con material tipo N (abundante en electrones), los portadores mayoritarios difunden hacia el lado opuesto. - Paso 2: Los electrones del lado N cruzan hacia el P, dejando iones donadores positivos (N_D^+) en el lado N. - Paso 3: Los huecos del lado P cruzan hacia el N, dejando iones aceptores negativos (N_A^-) en el lado P. - Paso 4: Estos iones fijos crean un campo eléctrico $\vec{E}$ que se opone a la difusión, alcanzándose un equilibrio. - Paso 5: La zona desprovista de portadores libres es la **zona de deplexión** (o zona de carga espacial).

Formulas relevantes:

$$V_0 = \phi_T \cdot \ln \left(\frac{N_A \cdot N_D}{n_i^2} \right)$$

donde $\phi_T = kT/q \approx 26 \text{ mV}$ a temperatura ambiente y $n_i \approx 1.5 \times 10^{10} \text{ cm}^{-3}$ para Si.

Resumen en una frase: La zona de deplexion es una region sin portadores libres creada por la difusion inicial, cuyo campo electrico interno establece el potencial de contacto V_0 .

1.2.2 Pregunta 2: Ecuacion de Shockley y curva I-V del diodo

Pregunta de examen: Escriba la ecuacion de Shockley del diodo y dibuje la curva caracteristica I-V indicando las regiones de polarizacion directa e inversa.

Respuesta:

Concepto clave: La ecuacion de Shockley describe la relacion exponencial entre corriente y tension en un diodo.

Desarrollo: - Paso 1: En polarizacion directa ($V_D > 0$), la barrera de potencial disminuye y la corriente crece exponencialmente. - Paso 2: En polarizacion inversa ($V_D < 0$), la barrera aumenta y solo fluye una corriente de saturacion inversa I_0 muy pequena. - Paso 3: El factor de idealidad n (tipicamente 1-2) modela las recombinaciones en la zona de deplexion.

Formulas relevantes:

$$I_D = I_0 (e^{V_D/(n \cdot \phi_T)} - 1)$$

$$\phi_T = \frac{kT}{q} \approx 26 \text{ mV} \quad (T = 300 \text{ K})$$

Resumen en una frase: La corriente del diodo sigue una ley exponencial gobernada por la tension aplicada respecto a ϕ_T .

1.2.3 Pregunta 3: Ruptura Zener vs ruptura por avalancha

Pregunta de examen: Diferencie el mecanismo de ruptura Zener del de avalancha. Indique en que rango de tensiones predomina cada uno.

Respuesta:

Concepto clave: Ambos son mecanismos de ruptura inversa, pero con fisica diferente.

Desarrollo: - Paso 1: **Efecto Zener** ($V_{BR} < 5 \text{ V}$): El campo electrico en la zona de deplexion es tan intenso que arranca electrones directamente de los enlaces covalentes (efecto tunel). - Paso 2: **Efecto avalancha** ($V_{BR} > 7 \text{ V}$): Los portadores acelerados por el campo colisionan con atomos de la red, generando pares electron-hueco que a su vez colisionan, creando una reaccion en cadena. - Paso 3: Para $5 \text{ V} < V_{BR} < 7 \text{ V}$, ambos mecanismos coexisten. - Paso 4: **Coefficiente de temperatura:** Zener tiene coef. negativo (mas ruptura con calor), avalancha tiene coef. positivo.

Formulas relevantes:

$$\text{Zener: } V_{BR} < 5 \text{ V} \quad | \quad \text{Avalancha: } V_{BR} > 7 \text{ V}$$

Propiedad	Zener	Avalancha
Mecanismo	Efecto tunel	Ionizacion por impacto
Tension	$< 5 \text{ V}$	$> 7 \text{ V}$
Coef. temp.	Negativo	Positivo
Dopaje	Alto	Bajo-moderado

Resumen en una frase: Zener es ruptura por tunel (baja tension, alto dopaje) y avalancha es ruptura por ionizacion en cadena (alta tension, bajo dopaje).

1.2.4 Pregunta 4: Tres modelos linealizados del diodo

Pregunta de examen: Describa los tres modelos linealizados del diodo (ideal, con V_γ , y con $V_\gamma + r_D$). Indique cuando usar cada uno.

Respuesta:

Concepto clave: Los modelos linealizados simplifican la curva exponencial real para facilitar el analisis de circuitos.

Desarrollo: - Paso 1: **Modelo ideal** - El diodo es un interruptor: ON si $V_D > 0$, OFF si $V_D < 0$. Usado en analisis rapido. - Paso 2: **Modelo con V_γ** - ON si $V_D > V_\gamma$ (0.7 V para Si), tension constante en conduccion. Mas preciso. - Paso 3: **Modelo con $V_\gamma + r_D$** - Anade una resistencia dinamica: $V_D = V_\gamma + r_D \cdot I_D$. Usado cuando la corriente varia mucho.

Formulas relevantes:

Ideal: $V_D = 0$ (ON), $I_D = 0$ (OFF)

Con V_γ : $V_D = V_\gamma \approx 0.7 \text{ V}$ (ON)

Con $V_\gamma + r_D$: $V_D = V_\gamma + r_D \cdot I_D$

Resumen en una frase: Cada modelo anade un nivel de detalle: interruptor ideal, caida fija de 0.7 V, o caida fija mas resistencia serie.

1.2.5 Pregunta 5: Regulador de tension con diodo Zener

Pregunta de examen: Explique el funcionamiento de un regulador de tension con diodo Zener. Indique las condiciones para su correcto funcionamiento.

Respuesta:

Concepto clave: El Zener en ruptura inversa mantiene una tension practicamente constante en sus bornes, regulando la salida.

Desarrollo: - Paso 1: El circuito basico tiene una resistencia serie R_S entre la fuente V_{IN} y el paralelo Zener-carga. - Paso 2: La corriente por R_S es: $I_S = (V_{IN} - V_Z)/R_S$. - Paso 3: Esta corriente se reparte: $I_S = I_Z + I_L$. - Paso 4: **Condicion 1:** El Zener debe estar en ruptura: $V_{IN} > V_Z$. - Paso 5: **Condicion 2:** Debe circular una corriente minima por el Zener: $I_Z > I_{Z,min}$ para mantener la regulacion. - Paso 6: **Condicion 3:** No superar la potencia maxima: $P_Z = V_Z \cdot I_Z < P_{Z,max}$.

Formulas relevantes:

$$V_{OUT} = V_Z \approx \text{cte} \quad (\text{en ruptura})$$

$$I_S = \frac{V_{IN} - V_Z}{R_S} = I_Z + I_L$$

$$I_{Z,min} \leq I_Z \leq \frac{P_{Z,max}}{V_Z}$$

Resumen en una frase: El regulador Zener mantiene $V_{OUT} = V_Z$ constante absorbiendo las variaciones de corriente, siempre que el Zener opere en ruptura con corriente suficiente.

1.3 Bloque 2: Transistor BJT

Preguntas 6-12 sobre estructura, efecto transistor, modelos y curvas del BJT.

1.3.1 Pregunta 6: Estructura NPN y PNP

Pregunta de examen: Dibuje la estructura física y los símbolos de los transistores NPN y PNP. Identifique los terminales y las uniones.

Respuesta:

Concepto clave: El BJT tiene tres regiones semiconductoras (E-B-C) que forman dos uniones PN: UE (unión emisor) y UC (unión colector).

Desarrollo: - Paso 1: **NPN** - Emisor (N+, fuertemente dopado), Base (P, muy estrecha y poco dopada), Colector (N, moderadamente dopado). - Paso 2: **PNP** - Emisor (P+), Base (N, estrecha), Colector (P). Las corrientes y tensiones cambian de signo. - Paso 3: La base es deliberadamente estrecha para que los portadores inyectados desde el emisor lleguen al colector (efecto transistor). - Paso 4: La flecha del símbolo indica el sentido de la corriente convencional del emisor.

Formulas relevantes:

NPN: flecha saliente del emisor | PNP: flecha entrante al emisor

$$I_E = I_C + I_B \quad (\text{siempre})$$

Resumen en una frase: NPN y PNP son simétricos en estructura con tres capas semiconductoras, diferenciándose en el tipo de portadores mayoritarios.

1.3.2 Pregunta 7: El efecto transistor

Pregunta de examen: Explique el efecto transistor. Por qué es fundamental que la base sea estrecha y poco dopada?

Respuesta:

Concepto clave: El efecto transistor es la transferencia de portadores del emisor al colector a través de la base, controlada por la unión emisor.

Desarrollo: - Paso 1: Con UE polarizada en directa, el emisor inyecta una gran cantidad de portadores mayoritarios en la base. - Paso 2: La base es tan estrecha ($< 1 \text{ um}$) que la mayoría de estos portadores no recombinan y llegan a la unión colector. - Paso 3: Con UC polarizada en inversa, el campo eléctrico de la UC barre estos portadores hacia el colector. - Paso 4: **Base estrecha** $\rightarrow$ pocos portadores recombinan $\rightarrow I_C \approx I_E$ (alta eficiencia de transporte). - Paso 5: **Base poco dopada** $\rightarrow$ la inyección es predominantemente del emisor a la base (no al revés) $\rightarrow$ alta eficiencia de inyección. - Paso 6: El resultado es que una pequeña corriente de base I_B controla una gran corriente de colector I_C .

Formulas relevantes:

$$\alpha = \frac{I_C}{I_E} \approx 0.99 \quad \Rightarrow \quad \beta = \frac{\alpha}{1 - \alpha} \approx 100$$

Resumen en una frase: El efecto transistor permite que una pequeña corriente de base controle una gran corriente de colector gracias a la base estrecha y poco dopada.

1.3.3 Pregunta 8: Zonas de operación del BJT

Pregunta de examen: Enumere las cuatro zonas de operación del BJT e indique la polarización de cada unión en cada zona.

Respuesta:

Concepto clave: La zona de operación depende de cómo están polarizadas las uniones UE y UC.

Desarrollo:

Zona	UE	UC	Característica
Activa directa	Directa	Inversa	$I_C = \beta \cdot I_B$ (amplificación)
Saturación	Directa	Directa	$V_{CE} \approx V_{CE,sat}$ (interruptor ON)
Corte	Inversa	Inversa	$I_C \approx 0$ (interruptor OFF)
Activa inversa	Inversa	Directa	β bajo, poco usada

- Paso 1: **Activa directa** es la zona de amplificación: I_C es proporcional a I_B .
- Paso 2: **Saturación:** ambas uniones en directa, el transistor está completamente encendido con V_{CE} mínima.
- Paso 3: **Corte:** ambas uniones en inversa, no hay corriente significativa.
- Paso 4: **Activa inversa:** emisor y colector intercambian roles; β es mucho menor.

Formulas relevantes:

$$\text{Activa: } I_C = \beta I_B, \quad V_{CE} > V_{CE,sat}$$

$$\text{Saturación: } V_{CE} \approx 0.2 \text{ V}, \quad I_C < \beta I_B$$

Resumen en una frase: Las cuatro zonas del BJT se definen por la polarización de UE y UC, siendo activa directa la usada para amplificación.

1.3.4 Pregunta 9: Modelo de Ebers-Moll de transporte

Pregunta de examen: Describa el modelo de Ebers-Moll de transporte del BJT. Indique las corrientes y su significado físico.

Respuesta:

Concepto clave: El modelo de Ebers-Moll es la descripción completa del BJT mediante dos diodos acoplados y fuentes de corriente dependientes.

Desarrollo: - Paso 1: El modelo considera dos corrientes de diodo: I_{DE} (unión emisor) e I_{DC} (unión colector). - Paso 2: La corriente de colector tiene una componente de transferencia desde el emisor: $I_{CC} = \alpha_F \cdot I_{DE}$. - Paso 3: Analogamente desde el colector: $I_{EC} = \alpha_R \cdot I_{DC}$. - Paso 4: α_F (ganancia directa) es típicamente 0.99, mientras que α_R (inversa) es mucho menor ($\sim 0.1-0.5$).

Formulas relevantes:

$$I_{DE} = I_{ES} (e^{V_{BE}/\phi_T} - 1), \quad I_{DC} = I_{CS} (e^{V_{BC}/\phi_T} - 1)$$

$$I_C = \alpha_F \cdot I_{DE} - I_{DC}$$

$$I_E = I_{DE} - \alpha_R \cdot I_{DC}$$

$$\text{Reciprocidad: } \alpha_F \cdot I_{ES} = \alpha_R \cdot I_{CS} = I_S$$

Resumen en una frase: Ebers-Moll modela el BJT como dos diodos acoplados donde cada unión genera corriente que es parcialmente transferida a la otra.

1.3.5 Pregunta 10: Modelo gobernado por corrientes

Pregunta de examen: A partir del modelo de Ebers-Moll, deduzca la relación $I_C = \beta \cdot I_B$ en zona activa directa.

Respuesta:

Concepto clave: En zona activa directa, la relación entre I_C e I_B se simplifica al parámetro β .

Desarrollo: - Paso 1: En activa directa: UE en directa ($V_{BE} > 0$) y UC en inversa ($V_{BC} < 0$). - Paso 2: Con UC inversa: $I_{DC} \approx 0$, por lo que $I_C \approx \alpha_F \cdot I_{DE}$. - Paso 3: La corriente de emisor: $I_E \approx I_{DE}$, por tanto $I_C = \alpha_F \cdot I_E$. - Paso 4: Como $I_E = I_C + I_B$, sustituyendo: $I_C = \alpha_F(I_C + I_B)$. - Paso 5: Despejando: $I_C(1 - \alpha_F) = \alpha_F \cdot I_B \Rightarrow I_C = \frac{\alpha_F}{1 - \alpha_F} I_B = \beta \cdot I_B$.

Formulas relevantes:

$$I_C = \beta \cdot I_B \quad (\text{activa directa})$$

$$\beta = \frac{\alpha_F}{1 - \alpha_F}$$

$$I_E = (\beta + 1) \cdot I_B$$

Resumen en una frase: En activa directa, la corriente de colector es β veces la corriente de base, resultado directo del modelo de Ebers-Moll.

1.3.6 Pregunta 11: Relacion entre alpha y beta

Pregunta de examen: Demuestre la relacion $\beta = \alpha/(1 - \alpha)$ y explique por que β varia mucho entre transistores del mismo modelo.

Respuesta:

Concepto clave: α y β son dos formas de expresar la ganancia de corriente del BJT.

Desarrollo: - Paso 1: $\alpha = I_C/I_E$ es la fraccion de corriente del emisor que llega al colector. - Paso 2: $\beta = I_C/I_B$ es la amplificacion de corriente base-colector. - Paso 3: De $I_E = I_C + I_B$ y $\alpha = I_C/I_E$: $I_B = I_E - I_C = I_E(1 - \alpha)$. - Paso 4: $\beta = I_C/I_B = \alpha I_E/(I_E(1 - \alpha)) = \alpha/(1 - \alpha)$. - Paso 5: Como $\alpha \approx 0.99$, un pequeno cambio en α produce una gran variacion en β : si α pasa de 0.990 a 0.995, β pasa de 100 a 200. - Paso 6: Esto explica la gran dispersion de β en componentes del mismo modelo (factores de fabricacion).

Formulas relevantes:

$$\beta = \frac{\alpha}{1 - \alpha} \Leftrightarrow \alpha = \frac{\beta}{\beta + 1}$$

α	β
0.980	50
0.990	100
0.995	200
0.999	1000

Resumen en una frase: β amplifica las variaciones de α , por lo que pequenos cambios en el proceso de fabricacion causan grandes variaciones en β .

1.3.7 Pregunta 12: Curvas caracteristicas del BJT

Pregunta de examen: Dibuje la familia de curvas I_C vs V_{CE} para distintos valores de I_B . Identifique las zonas de operacion.

Respuesta:

Concepto clave: Las curvas de salida muestran la relacion I_C - V_{CE} parametrizada por I_B .

Desarrollo: - Paso 1: Para cada I_B , en zona activa $I_C \approx \beta \cdot I_B$ (casi horizontal). - Paso 2: Para $V_{CE} < V_{CE,sat}$ el transistor entra en saturacion y I_C cae. - Paso 3: El efecto Early produce una ligera pendiente positiva en activa: $I_C = \beta I_B(1 + V_{CE}/V_A)$.

Formulas relevantes:

$$I_C = \beta I_B \left(1 + \frac{V_{CE}}{V_A} \right) \quad (\text{con efecto Early})$$

Resumen en una frase: Las curvas de salida del BJT son familias de rectas casi horizontales (una por cada I_B), que pasan por saturacion a baja V_{CE} .

1.4 Bloque 3: Transistor MOSFET

Preguntas 13-20 sobre formacion del canal, zonas de operacion, modulacion de canal y tipos de MOSFET.

1.4.1 Pregunta 13: Formacion del canal en un MOSFET tipo N

Pregunta de examen: Describa paso a paso como se forma el canal de inversion en un MOSFET de enriquecimiento canal N.

Respuesta:

Concepto clave: El canal se forma por inversion de la superficie del sustrato P cuando V_{GS} supera V_{TH} .

Desarrollo: - Paso 1: El sustrato es tipo P. Gate y sustrato forman un condensador MOS (metal-oxido-semiconductor). - Paso 2: Con $V_{GS} = 0$: no hay canal, las regiones N+ de source y drain estan aisladas. - Paso 3: Al aumentar $V_{GS} > 0$: los huecos del sustrato son repelidos de la superficie, creando una zona de deplecion bajo el oxido. - Paso 4: Cuando $V_{GS} = V_{TH}$ (tension umbral): la concentracion de electrones en la superficie iguala la de huecos del bulk. Inicio de inversion. - Paso 5: Para $V_{GS} > V_{TH}$: se forma una capa de electrones (canal N) que conecta source y drain, permitiendo el paso de corriente.

Formulas relevantes:

$$V_{GS} > V_{TH} \Rightarrow \text{canal formado (ON)}$$

$$V_{TH} = V_{FB} + 2\phi_F + \frac{\sqrt{2\epsilon_s q N_A (2\phi_F)}}{C_{ox}}$$

Resumen en una frase: El canal de inversion se forma cuando V_{GS} supera V_{TH} , atrayendo electrones a la superficie del sustrato P bajo el oxido de puerta.

1.4.2 Pregunta 14: Zonas de operacion del MOSFET y ecuaciones

Pregunta de examen: Describa las tres zonas de operacion del MOSFET canal N y escriba las ecuaciones de corriente de drenador para cada zona.

Respuesta:

Concepto clave: Las tres zonas son corte, triodo (ohmica/lineal) y saturacion.

Desarrollo: - Paso 1: **Corte** ($V_{GS} < V_{TH}$): No hay canal, $I_D = 0$. - Paso 2: **Triodo/Ohmica** ($V_{GS} > V_{TH}$ y $V_{DS} < V_{GS} - V_{TH}$): El canal existe de source a drain. - Paso 3: **Saturacion** ($V_{GS} > V_{TH}$ y $V_{DS} \geq V_{GS} - V_{TH}$): El canal se estrangula en el drain (pinch-off). I_D se satura.

Formulas relevantes:

$$\text{Corte: } I_D = 0 \quad (V_{GS} < V_{TH})$$

$$\text{Triodo: } I_D = k_n \left[(V_{GS} - V_{TH})V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (V_{DS} < V_{OV})$$

$$\text{Saturacion: } I_D = \frac{k_n}{2}(V_{GS} - V_{TH})^2 \quad (V_{DS} \geq V_{OV})$$

donde $k_n = \mu_n C_{ox}(W/L)$ y $V_{OV} = V_{GS} - V_{TH}$ (sobretension de puerta).

Resumen en una frase: En triodo el MOSFET se comporta como resistencia variable, y en saturacion la corriente depende solo del cuadrado de V_{OV} .

1.4.3 Pregunta 15: MOSFET canal P - diferencias con canal N

Pregunta de examen: Indique las diferencias principales entre un MOSFET canal N y uno canal P en cuanto a polarizacion y ecuaciones.

Respuesta:

Concepto clave: En el MOSFET-P las tensiones y corrientes cambian de signo respecto al canal N.

Desarrollo: - Paso 1: El sustrato es tipo N, y el canal de inversion es de huecos (P). - Paso 2: Para formar canal: $V_{GS} < V_{TH}$ (ambos negativos, $V_{TH} < 0$). - Paso 3: La corriente fluye de source a drain (de mayor a menor potencial), con $V_{SD} > 0$. - Paso 4: Las ecuaciones son identicas pero con $|V_{GS}|, |V_{TH}|, |V_{DS}|$.

Formulas relevantes:

Parametro	NMOS	PMOS
V_{TH}	> 0 (tipico +1V)	< 0 (tipico -1V)
Canal ON	$V_{GS} > V_{TH}$	$V_{GS} < V_{TH}$
I_D	Entra por D	Sale por D
Portadores	Electrones	Huecos
Movilidad	Mayor (μ_n)	Menor ($\mu_p \approx \mu_n/3$)

$$I_D = \frac{k_p}{2}(V_{SG} - |V_{TH}|)^2 \quad (\text{saturacion PMOS})$$

Resumen en una frase: El PMOS funciona con tensiones y corrientes de signo opuesto al NMOS, con menor movilidad de portadores.

1.4.4 Pregunta 16: Modulacion de la longitud del canal (λ)

Pregunta de examen: Explique el efecto de modulacion de la longitud del canal en saturacion. Como modifica la ecuacion de I_D ?

Respuesta:

Concepto clave: En saturacion real, I_D no es perfectamente constante sino que crece ligeramente con V_{DS} debido al acortamiento del canal.

Desarrollo: - Paso 1: Al aumentar V_{DS} mas alla de V_{OV} , el punto de pinch-off se desplaza hacia el source. - Paso 2: El canal efectivo se acorta: $L_{eff} = L - \Delta L$. - Paso 3: Como $k_n \propto 1/L$, al reducirse L aumenta ligeramente I_D . - Paso 4: Se modela con el factor λ (modulacion de canal): $I_D = \frac{k_n}{2}(V_{GS} - V_{TH})^2(1 + \lambda V_{DS})$. - Paso 5: λ es inversamente proporcional a L : canales largos tienen menor λ .

Formulas relevantes:

$$I_D = \frac{k_n}{2}(V_{GS} - V_{TH})^2(1 + \lambda V_{DS})$$

$$r_{ds} = \frac{1}{\lambda I_D} = \frac{V_A}{I_D}$$

Resumen en una frase: λ modela la pendiente finita de I_D en saturacion, analogamente al efecto Early del BJT.

1.4.5 Pregunta 17: Efecto sustrato (body effect)

Pregunta de examen: Explique el efecto sustrato en un MOSFET. Como afecta a la tension umbral?

Respuesta:

Concepto clave: Cuando $V_{SB} \neq 0$, la tension umbral V_{TH} aumenta debido al mayor ancho de la zona de deplexion bajo el canal.

Desarrollo: - Paso 1: En circuitos integrados, el sustrato (body) suele estar conectado al potencial mas negativo, no al source. - Paso 2: Si $V_{SB} > 0$ (NMOS), la zona de deplexion bajo el canal se ensancha. - Paso 3: Se necesita mas carga en la puerta para invertir la superficie $\Rightarrow V_{TH}$ aumenta. - Paso 4: El efecto se modela con el parametro γ (coeficiente de efecto sustrato).

Formulas relevantes:

$$V_{TH} = V_{TH0} + \gamma \left(\sqrt{2\phi_F + V_{SB}} - \sqrt{2\phi_F} \right)$$

$$\gamma = \frac{\sqrt{2q\epsilon_s N_A}}{C_{ox}}$$

donde V_{TH0} es la tension umbral con $V_{SB} = 0$ y ϕ_F es el potencial de Fermi.

Resumen en una frase: El efecto sustrato incrementa V_{TH} cuando el source no esta al mismo potencial que el body, reduciendo la corriente de drenador.

1.4.6 Pregunta 18: Como determinar la zona de operacion del MOSFET

Pregunta de examen: Dado un circuito con MOSFET, explique el procedimiento sistematico para determinar su zona de operacion.

Respuesta:

Concepto clave: Se sigue un diagrama de flujo basado en comparar tensiones clave.

Desarrollo: - Paso 1: Calcular V_{GS} (tension puerta-source). - Paso 2: Comparar con V_{TH} : - Si $V_{GS} < V_{TH} \Rightarrow$ **CORTE** ($I_D = 0$). Fin. - Paso 3: Si $V_{GS} \geq V_{TH}$, calcular $V_{OV} = V_{GS} - V_{TH}$. - Paso 4: Calcular o suponer V_{DS} . - Paso 5: Comparar V_{DS} con V_{OV} : - Si $V_{DS} < V_{OV} \Rightarrow$ **TRIODO** - Si $V_{DS} \geq V_{OV} \Rightarrow$ **SATURACION** - Paso 6: **Verificar** calculando I_D con la ecuacion correspondiente y comprobando coherencia.

Formulas relevantes:

$$\text{Corte: } V_{GS} < V_{TH}$$

$$\text{Triodo: } V_{GS} \geq V_{TH} \text{ y } V_{DS} < V_{OV}$$

$$\text{Saturacion: } V_{GS} \geq V_{TH} \text{ y } V_{DS} \geq V_{OV}$$

Resumen en una frase: Primero comprobar si esta en corte (V_{GS} vs V_{TH}), luego distinguir triodo de saturacion (V_{DS} vs V_{OV}).

1.4.7 Pregunta 19: Por que $I_G = 0$ en un MOSFET?

Pregunta de examen: Justifique fisicamente por que la corriente de puerta de un MOSFET es practicamente cero.

Respuesta:

Concepto clave: La puerta esta aislada del canal por una capa de oxido de silicio (SiO_2), que es un excelente aislante.

Desarrollo: - Paso 1: La estructura MOS es metal (o polisilicio) - oxido (SiO_2) - semiconductor. - Paso 2: El SiO_2 tiene una resistividad del orden de $10^{16} \Omega \cdot \text{cm}$. - Paso 3: No existe un camino de corriente DC entre la puerta y el canal/sustrato. - Paso 4: La puerta solo actua como placa de un condensador: carga/descarga electrostatica sin corriente continua. - Paso 5: Consecuencia: **impedancia de entrada teoricamente infinita**, lo que es una gran ventaja del MOSFET. - Paso 6: En la practica, hay una corriente de fuga del orden de pA o fA debido a tunelaje a traves del oxido.

Formulas relevantes:

$$I_G = 0 \Rightarrow Z_{in} \rightarrow \infty$$

$$I_D = I_S \quad (\text{toda la corriente de drain sale por source})$$

Resumen en una frase: $I_G = 0$ porque el oxido de puerta es un aislante que impide el paso de corriente DC entre gate y canal.

1.4.8 Pregunta 20: MOSFET de enriquecimiento vs deplexion

Pregunta de examen: Compare los MOSFET de enriquecimiento (enhancement) y de deplexion (depletion). Dibuje sus curvas de transferencia.

Respuesta:

Concepto clave: Difieren en si existe canal con $V_{GS} = 0$: enhancement no (necesita $V_{GS} > V_{TH} > 0$), depletion si ($V_{TH} < 0$).

Desarrollo: - Paso 1: **Enhancement (enriquecimiento):** No hay canal con $V_{GS} = 0$. Se necesita $V_{GS} > V_{TH} > 0$ para formarlo. Es el tipo mas comun. - Paso 2: **Depletion (deplexion):** Tiene un canal fisico implantado con $V_{GS} = 0$. $V_{TH} < 0$ (canal N). Se puede apagar con V_{GS} negativa. - Paso 3: El depletion puede operar con V_{GS} positiva o negativa, mientras que enhancement solo con $V_{GS} > V_{TH} > 0$.

Formulas relevantes:

Enhancement: $V_{TH} > 0$ (NMOS), canal OFF con $V_{GS} = 0$

Depletion: $V_{TH} < 0$ (NMOS), canal ON con $V_{GS} = 0$

Propiedad	Enhancement	Depletion
Canal con $V_{GS} = 0$	No	Si
V_{TH} (NMOS)	> 0	< 0
Simbolo	Linea discontinua	Linea continua
Uso comun	Digital, amplificacion	Carga activa, fuente corriente

Resumen en una frase: Enhancement necesita tension de puerta para crear canal; depletion ya tiene canal fabricado y se apaga con tension opuesta.

1.5 Bloque 4: Transistor JFET

Preguntas 21-23 sobre estructura, ecuaciones y comparativa del JFET.

1.5.1 Pregunta 21: Estructura del JFET

Pregunta de examen: Describa la estructura de un JFET canal N y explique como se controla la corriente.

Respuesta:

Concepto clave: El JFET tiene un canal semiconductor cuyo ancho se controla mediante la zona de deplexion de una union PN inversa.

Desarrollo: - Paso 1: Un JFET canal N tiene una barra de semiconductor tipo N (el canal) con dos regiones P+ a los lados (la puerta, gate). - Paso 2: Con $V_{GS} = 0$: el canal esta completamente abierto y conduce la corriente maxima (I_{DSS}). - Paso 3: Al aplicar $V_{GS} < 0$: la union PN gate-canal se polariza en inversa, ensanchando la zona de deplexion. - Paso 4: La zona de deplexion estrecha el canal, reduciendo I_D . - Paso 5: Cuando $V_{GS} = V_P$ (tension de pinch-off, negativa): la zona de deplexion ocupa todo el canal $\Rightarrow I_D \approx 0$ (corte). - Paso 6: Al igual que el MOSFET, $I_G \approx 0$ porque la union gate-canal esta en inversa.

Formulas relevantes:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 \quad (\text{saturacion})$$

Resumen en una frase: El JFET controla la corriente estrangulando el canal mediante la zona de deplecion de la union gate-canal polarizada en inversa.

1.5.2 Pregunta 22: Parametros V_P , I_{DSS} y curvas del JFET

Pregunta de examen: Defina V_P e I_{DSS} de un JFET y dibuje las curvas de transferencia y salida.

Respuesta:

Concepto clave: V_P es la tension de pinch-off (cierra el canal) e I_{DSS} es la corriente maxima (canal completamente abierto).

Desarrollo: - Paso 1: I_{DSS} (Drain-Source Saturation current): Corriente de drenador con $V_{GS} = 0$ en saturacion. Es el maximo valor de I_D . - Paso 2: V_P (Pinch-off voltage): Tension V_{GS} que cierra el canal completamente. Negativa para canal N. - Paso 3: La curva de transferencia es una parabola desde $(V_P, 0)$ hasta $(0, I_{DSS})$. - Paso 4: Las curvas de salida son similares a las del MOSFET pero con $V_{GS} \leq 0$.

Formulas relevantes:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$$

$$g_m = \frac{-2I_{DSS}}{V_P} \left(1 - \frac{V_{GS}}{V_P}\right) = \frac{2\sqrt{I_D \cdot I_{DSS}}}{|V_P|}$$

Resumen en una frase: El JFET se caracteriza por I_{DSS} (maxima corriente) y V_P (tension que apaga el canal), siguiendo una ley cuadratica.

1.5.3 Pregunta 23: Tabla comparativa MOSFET, JFET y BJT

Pregunta de examen: Compare las principales características del MOSFET, JFET y BJT en una tabla resumen.

Respuesta:

Concepto clave: Cada transistor tiene ventajas y aplicaciones distintas segun su mecanismo de control.

Desarrollo:

Característica	BJT	MOSFET	JFET
Control	Corriente (I_B)	Tension (V_{GS})	Tension (V_{GS})
Z_{in}	Media ($k\Omega$)	Muy alta ($G\Omega$)	Muy alta ($G\Omega$)
Velocidad	Media	Alta	Media
Ley I-V	Exponencial	Cuadratica	Cuadratica
g_m	Alto (I_C/ϕ_T)	Medio ($2k_n V_{OV}$)	Medio
Ruido	Medio	Bajo (alta f)	Bajo (baja f)

Característica	BJT	MOSFET	JFET
Uso digital	Obsoleto	Dominante (CMOS)	Raro
Uso analogico	Amplificadores	Amplio	Preamplificadores
Aislamiento gate	No (union)	Si (SiO_2)	No (union)
Normalmente ON?	No	No (enhancement)	Si

Resumen en una frase: El BJT ofrece mayor g_m , el MOSFET domina en digital y potencia, y el JFET se usa en aplicaciones de bajo ruido.

1.6 Bloque 5: Amplificador Operacional (OPAM)

Preguntas 24-27 sobre OPAM ideal, realimentacion, Schmitt trigger y limitaciones reales.

1.6.1 Pregunta 24: Las 5 propiedades del OPAM ideal

Pregunta de examen: Enumere y justifique las cinco propiedades del amplificador operacional ideal.

Respuesta:

Concepto clave: El OPAM ideal es una abstraccion matematica con propiedades extremas que simplifican el analisis.

Desarrollo: - Paso 1: **Ganancia de lazo abierto infinita:** $A_{OL} \rightarrow \infty$. Cualquier diferencia infinitesimal entre V^+ y V^- produce una salida finita. - Paso 2: **Impedancia de entrada infinita:** $Z_{in} \rightarrow \infty$. No drena corriente de las entradas: $I^+ = I^- = 0$. - Paso 3: **Impedancia de salida cero:** $Z_{out} = 0$. Puede entregar cualquier corriente sin caida de tension. - Paso 4: **Ancho de banda infinito:** Responde instantaneamente a cualquier frecuencia. - Paso 5: **Offset cero:** Con $V^+ = V^-$, la salida es exactamente $V_{out} = 0$.

Formulas relevantes:

$$V_{out} = A_{OL}(V^+ - V^-), \quad A_{OL} \rightarrow \infty$$

Con realimentacion negativa: $V^+ = V^-$ (cortocircuito virtual)

$$I^+ = I^- = 0 \text{ (circuito abierto virtual)}$$

Resumen en una frase: El OPAM ideal tiene ganancia y Z_{in} infinitas, Z_{out} nula, ancho de banda infinito y offset cero.

1.6.2 Pregunta 25: Realimentacion negativa - Inversor y No-inversor

Pregunta de examen: Deduzca la ganancia en lazo cerrado del amplificador inversor y no-inversor usando el modelo de OPAM ideal.

Respuesta:

Concepto clave: La realimentacion negativa fija la ganancia con componentes externos, independiente de A_{OL} .

Desarrollo:

Inversor: - Paso 1: $V^- = V^+ = 0$ (masa virtual, ya que V^+ esta a GND). - Paso 2: Corriente por R_1 : $I_1 = V_{in}/R_1$. - Paso 3: Como $I^- = 0$, toda I_1 pasa por R_2 : $I_2 = I_1$. - Paso 4: $V_{out} = -I_2 \cdot R_2 = -V_{in} \cdot R_2/R_1$.

No-inversor: - Paso 1: $V^+ = V_{in}$, y por cortocircuito virtual $V^- = V_{in}$. - Paso 2: Divisor de tension en la realimentacion: $V^- = V_{out} \cdot R_1/(R_1 + R_2) = V_{in}$. - Paso 3: Despejando: $V_{out} = V_{in}(1 + R_2/R_1)$.

Formulas relevantes:

$$A_{v,inv} = -\frac{R_2}{R_1}$$
$$A_{v,no-inv} = 1 + \frac{R_2}{R_1}$$

Resumen en una frase: El inversor tiene ganancia $-R_2/R_1$ y el no-inversor $1 + R_2/R_1$, ambas fijadas solo por resistencias externas.

1.6.3 Pregunta 26: Schmitt Trigger

Pregunta de examen: Explique el funcionamiento del Schmitt Trigger (comparador con histeresis). Dibuje la curva de transferencia.

Respuesta:

Concepto clave: El Schmitt Trigger usa realimentacion positiva para crear dos umbrales de conmutacion, eliminando falsas transiciones por ruido.

Desarrollo: - Paso 1: Se conecta la realimentacion a la entrada no-inversora (V^+) en lugar de V^- . - Paso 2: Esto crea realimentacion positiva: la salida refuerza la diferencia de entrada. - Paso 3: **Umbral alto** (V_{TH}): tension de entrada que provoca la transicion de bajo a alto en la salida. - Paso 4: **Umbral bajo** (V_{TL}): tension de entrada que provoca la transicion de alto a bajo. - Paso 5: **Histeresis** $= V_{TH} - V_{TL}$: ventana de inmunidad al ruido. - Paso 6: La curva de transferencia tiene forma de ciclo de histeresis.

Formulas relevantes:

$$V_{TH} = V_{sat}^+ \cdot \frac{R_1}{R_1 + R_2}, \quad V_{TL} = V_{sat}^- \cdot \frac{R_1}{R_1 + R_2}$$
$$\text{Histeresis} = V_{TH} - V_{TL} = (V_{sat}^+ - V_{sat}^-) \cdot \frac{R_1}{R_1 + R_2}$$

Resumen en una frase: El Schmitt Trigger es un comparador con histeresis que usa realimentacion positiva para crear dos umbrales y evitar oscilaciones por ruido.

1.6.4 Pregunta 27: OPAM real - Limitaciones

Pregunta de examen: Enumere las principales limitaciones de un OPAM real frente al ideal y su efecto en el circuito.

Respuesta:

Concepto clave: El OPAM real tiene parametros finitos que limitan el rendimiento en precision, velocidad y rango.

Desarrollo:

Parametro	Ideal	Real (tipico)	Efecto
A_{OL}	∞	$10^5 - 10^6$	Error de ganancia
Z_{in}	∞	$1\text{ M}\Omega - 1\text{ T}\Omega$	Drena corriente de entrada
Z_{out}	0	$50 - 100\ \Omega$	Caida con carga
V_{OS} (offset)	0	$1 - 10\text{ mV}$	Error DC
I_{BIAS}	0	$nA - \mu A$	Error por corrientes
Slew Rate	∞	$0.5 - 50\text{ V}/\mu s$	Distorsion a alta f
GBW	∞	$1 - 100\text{ MHz}$	Limita ganancia a alta f
V_{sat}	$\pm V_{CC}$	$\pm(V_{CC} - 1V)$	Rango de salida limitado
CMRR	∞	$80 - 120\text{ dB}$	Sensibilidad a modo comun

- Paso 1: El **slew rate** limita la velocidad maxima de cambio de la salida.
- Paso 2: El **GBW** (ganancia por ancho de banda) impone: $A_v \cdot BW = \text{cte.}$
- Paso 3: El **offset** se puede compensar con trimming o auto-zero.

Formulas relevantes:

$$\text{GBW} : A_v \cdot f_{-3dB} = \text{constante}$$

$$\text{Slew Rate} : SR = \left(\frac{dV_{out}}{dt} \right)_{max}$$

Resumen en una frase: Las principales limitaciones reales son ganancia finita, offset, slew rate y ancho de banda, que deben considerarse en diseno de precision.

1.7 Bloque 6: Analisis en Pequena Senal

Preguntas 28-31 sobre punto de operacion, modelos de pequena senal y amplificacion.

1.7.1 Pregunta 28: Punto de operacion Q

Pregunta de examen: Que es el punto de operacion (punto Q) y por que es necesario para la amplificacion? Ilustre graficamente.

Respuesta:

Concepto clave: El punto Q es el estado DC del transistor alrededor del cual se superponen las pequenas variaciones de senal.

Desarrollo: - Paso 1: Para amplificar una senal AC, el transistor debe estar en una zona con pendiente (zona activa/saturacion). - Paso 2: El **punto Q** (I_{CQ} , V_{CEQ} para BJT o I_{DQ} , V_{DSQ} para MOSFET) fija la posicion DC en la curva I-V. - Paso 3: La senal de entrada produce pequenas variaciones alrededor de Q. - Paso 4: La ganancia de pequena senal es la **pendiente de la tangente** en el punto Q. - Paso 5: Un buen punto Q debe estar centrado para maximizar la excursion de senal sin recorte. - Paso 6: Si Q esta mal elegido (cerca de saturacion o corte), la senal se recorta (distorsion).

Formulas relevantes:

$$g_m = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_Q \quad (\text{MOSFET})$$

$$g_m = \frac{I_{CQ}}{\phi_T} \quad (\text{BJT})$$

Resumen en una frase: El punto Q establece las condiciones DC necesarias para que el transistor amplifique linealmente pequenas senales AC.

1.7.2 Pregunta 29: Modelos de pequena senal del diodo, BJT y MOSFET

Pregunta de examen: Dibuje y explique los modelos de pequena senal del diodo, BJT y MOSFET.

Respuesta:

Concepto clave: En pequena senal, cada dispositivo se reemplaza por un circuito lineal equivalente valido solo para pequenas variaciones alrededor de Q.

Desarrollo:

Diodo: - Se reemplaza por una resistencia dinamica: $r_d = \phi_T / I_{DQ}$.

BJT (modelo hibrido- π): - $r_\pi = \beta \phi_T / I_{CQ}$: resistencia entre base y emisor. - $g_m = I_{CQ} / \phi_T$: transconductancia. - Fuente dependiente: $g_m \cdot v_{be}$ entre colector y emisor. - $r_o = V_A / I_{CQ}$: resistencia de salida (efecto Early).

MOSFET: - $g_m = 2I_{DQ} / V_{OV} = \sqrt{2k_n I_{DQ}}$: transconductancia. - Fuente dependiente: $g_m \cdot v_{gs}$ entre drain y source. - $r_{ds} = 1 / (\lambda I_{DQ})$: resistencia de salida. - **No hay** r_π porque $I_G = 0$ (impedancia de entrada infinita).

Formulas relevantes:

$$\text{Diodo: } r_d = \frac{\phi_T}{I_{DQ}}$$

$$\text{BJT: } g_m = \frac{I_{CQ}}{\phi_T}, \quad r_\pi = \frac{\beta}{g_m}, \quad r_o = \frac{V_A}{I_{CQ}}$$

$$\text{MOSFET: } g_m = \frac{2I_{DQ}}{V_{OV}}, \quad r_{ds} = \frac{1}{\lambda I_{DQ}}$$

Resumen en una frase: Los modelos de pequena senal linealizan el comportamiento no lineal del dispositivo, permitiendo usar tecnicas de circuitos lineales.

1.7.3 Pregunta 30: Superposicion DC + AC

Pregunta de examen: Explique el principio de superposicion aplicado al analisis de circuitos con transistores en pequena senal.

Respuesta:

Concepto clave: El analisis se divide en dos partes independientes: analisis DC (punto Q) y analisis AC (pequena senal).

Desarrollo: - Paso 1: **Analisis DC** - Se eliminan todas las fuentes AC (cortocircuito AC, condensadores abiertos). Se calculan las corrientes y tensiones de polarizacion (punto Q). - Paso 2: **Analisis AC** - Se eliminan todas las fuentes DC (cortocircuito DC, condensadores cortocircuito). Se reemplaza el transistor por su modelo de pequena senal. - Paso 3: Los parametros del modelo de pequena senal (g_m, r_π, r_o, r_{ds}) dependen del punto Q calculado en el paso 1. - Paso 4: La senal total es la **suma** de ambas: $v(t) = V_Q + v_{ac}(t)$. - Paso 5: **Condicion de validez:** la amplitud de la senal AC debe ser mucho menor que las tensiones DC ($v_{ac} \ll V_Q$).

Formulas relevantes:

$$v_{out}(t) = V_{OUT,Q} + A_v \cdot v_{in,ac}(t)$$

DC: condensadores $\rightarrow$ abiertos, fuentes AC $\rightarrow$ 0

AC: fuentes DC $\rightarrow$ 0, condensadores $\rightarrow$ cortocircuitos

Resumen en una frase: Se analiza el circuito DC primero para obtener Q, luego AC con el modelo lineal; la respuesta total es la superposicion.

1.7.4 Pregunta 31: De donde sale la amplificacion?

Pregunta de examen: Explique fisicamente de donde proviene la amplificacion de tension en un amplificador con transistor.

Respuesta:

Concepto clave: La amplificacion no crea energia; convierte energia de la fuente DC en senal AC controlada por la entrada.

Desarrollo: - Paso 1: El transistor es un **dispositivo controlado**: una pequena senal de entrada modula una corriente grande. - Paso 2: Esta corriente modulada ($g_m \cdot v_{in}$) pasa por una resistencia de carga R_L . - Paso 3: La caida de tension en R_L es: $v_{out} = -g_m \cdot v_{in} \cdot R_L$. - Paso 4: Si $g_m \cdot R_L > 1$, hay amplificacion de tension. - Paso 5: La **energia** proviene de la fuente de alimentacion DC (V_{DD}).

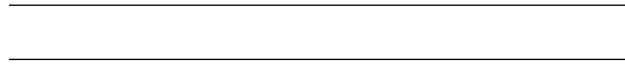
o V_{CC}), no de la senal de entrada. - Paso 6: El transistor actua como una **valvula** que regula el flujo de energia DC segun la senal AC.

Formulas relevantes:

$$A_v = -g_m \cdot R_L \quad (\text{source/emisor comun})$$

$$P_{senal} \ll P_{DC} \quad (\text{la fuente DC suministra la energia})$$

Resumen en una frase: La amplificacion proviene de la conversion de energia DC en senal AC, controlada por el transistor que actua como valvula modulada por la entrada.



1.8 Bloque 7: Datasheets y Parametros Practicos

Preguntas 32-35 sobre interpretacion de hojas de datos y disenno practico.

1.8.1 Pregunta 32: Parametros clave en un datasheet de BJT

Pregunta de examen: Enumere y explique los parametros mas importantes que se encuentran en la hoja de datos de un BJT.

Respuesta:

Concepto clave: El datasheet proporciona los limites absolutos, parametros electricos y curvas tipicas del dispositivo.

Desarrollo:

Parametro	Simbolo	Significado
Tension colector-emisor max	V_{CEO}	Max V_{CE} con base abierta
Corriente de colector max	$I_{C,max}$	Limite termico/metalurgico
Potencia maxima	P_D	Disipacion maxima permitida
Ganancia de corriente	$h_{FE} (\beta)$	Rango min-tip-max
Tension de saturacion	$V_{CE,sat}$	V_{CE} en saturacion (tipico 0.2V)
Frecuencia de transicion	f_T	Frecuencia donde $ h_{fe} = 1$
Tension Early	V_A	Pendiente curvas de salida
Corriente de fuga	I_{CBO}	Corriente inversa C-B
Resistencia termica	$R_{\theta JA}$	Grados/watt junction-ambiente

- Paso 1: **Limites absolutos** (Absolute Maximum Ratings): No exceder NUNCA.
- Paso 2: **Caracteristicas electricas:** valores tipicos a una temperatura y corriente dadas.
- Paso 3: Las graficas (β vs I_C , $V_{CE,sat}$ vs I_C) son fundamentales para el disenno.

Resumen en una frase: Los parametros clave del BJT son V_{CEO} , $I_{C,max}$, P_D , h_{FE} y f_T , junto con las curvas caracteristicas.



1.8.2 Pregunta 33: Parametros clave en un datasheet de MOSFET

Pregunta de examen: Enumere y explique los parametros mas importantes de la hoja de datos de un MOSFET de potencia.

Respuesta:

Concepto clave: Los MOSFET de potencia tienen parametros especificos relacionados con resistencia de canal, capacidades y conmutacion.

Desarrollo:

Parametro	Simbolo	Significado
Tension drain-source max	V_{DSS}	Maxima V_{DS} (gate cortocircuitado)
Corriente de drain max	I_D	Continua, a temperatura dada
Resistencia ON	$R_{DS(on)}$	Resistencia en triodo profundo
Tension umbral	$V_{GS(th)}$	Tension minima para conducir
Capacidades	$C_{iss}, C_{oss}, C_{rss}$	Entrada, salida, transferencia inversa
Carga de puerta	Q_g	Carga total para activar
Potencia maxima	P_D	Disipacion maxima
SOA	-	Area de operacion segura
Tiempos conmutacion	t_{on}, t_{off}	Velocidad de switching
Resistencia termica	$R_{\theta JC}$	Junction a carcasa

- Paso 1: $R_{DS(on)}$ es critica para perdidas de conduccion: $P_{cond} = I_D^2 \cdot R_{DS(on)}$.
- Paso 2: Las capacidades parasitas determinan la velocidad de conmutacion.
- Paso 3: La SOA combina los limites de tension, corriente, potencia y segundo breakdown.

Formulas relevantes:

$$P_{cond} = I_D^2 \cdot R_{DS(on)}$$
$$P_{sw} = \frac{1}{2} V_{DS} \cdot I_D \cdot (t_{on} + t_{off}) \cdot f_{sw}$$
$$T_J = T_A + P_D \cdot R_{\theta JA}$$

Resumen en una frase: Los parametros clave del MOSFET de potencia son $R_{DS(on)}$, V_{DSS} , capacidades parasitas y la SOA.

1.8.3 Pregunta 34: Area de Operacion Segura (SOA)

Pregunta de examen: Explique que es la SOA de un transistor y que limites la definen. Dibuje un diagrama tipico.

Respuesta:

Concepto clave: La SOA (Safe Operating Area) define la region del plano I - V donde el transistor puede operar sin danarse.

Desarrollo: - Paso 1: **Limite de corriente maxima** (I_{max}): linea horizontal superior. - Paso 2: **Limite de potencia maxima** (P_{max}): hiperbola $I = P_{max}/V$ (pendiente -1 en log-log). - Paso

3: **Limite de tension maxima** (V_{max}): linea vertical derecha. - Paso 4: **Segundo breakdown** (solo BJT): limite adicional por concentracion de corriente. - Paso 5: Para pulsos, la SOA se amplia (menor tiempo = menor calentamiento). - Paso 6: El punto de operacion SIEMPRE debe estar dentro de la SOA.

Formulas relevantes:

$$P_{max} = V \cdot I \leq P_D$$

$$T_J = T_A + P \cdot R_{\theta JA} \leq T_{J,max}$$

Resumen en una frase: La SOA es el rectangulo seguro en el plano I-V, limitado por corriente, potencia y tension maximas.

1.8.4 Pregunta 35: Pregunta integradora de examen

Pregunta de examen: Dado un amplificador MOSFET fuente comun con los siguientes datos: $V_{DD} = 12\text{ V}$, $R_D = 2\text{ k}\Omega$, $k_n = 4\text{ mA/V}^2$, $V_{TH} = 1\text{ V}$, $V_{GS} = 3\text{ V}$, $\lambda = 0$. Determine: (a) zona de operacion, (b) I_D , (c) V_{DS} , (d) g_m , (e) ganancia de tension A_v .

Respuesta:

Concepto clave: Problema completo que integra polarizacion DC + pequena senal.

Desarrollo:

(a) **Zona de operacion:** - Paso 1: $V_{GS} = 3\text{ V} > V_{TH} = 1\text{ V} \Rightarrow$ NO esta en corte. - Paso 2: $V_{OV} = V_{GS} - V_{TH} = 2\text{ V}$. - Paso 3: Suponemos saturacion y verificamos despues.

(b) **Corriente de drenador:** - $I_D = \frac{k_n}{2}(V_{GS} - V_{TH})^2 = \frac{4 \times 10^{-3}}{2}(2)^2 = 8\text{ mA}$.

(c) **Tension drain-source:** - $V_{DS} = V_{DD} - I_D \cdot R_D = 12 - 8 \times 10^{-3} \times 2 \times 10^3 = 12 - 16 = -4\text{ V}$.
Problema! $V_{DS} < 0$ no es posible. Esto significa que el MOSFET NO esta en saturacion.
 - Replanteamos: esta en **triodo**. - En triodo: $I_D = k_n[(V_{GS} - V_{TH})V_{DS} - V_{DS}^2/2]$ y $V_{DS} = V_{DD} - I_D R_D$. - Sustituyendo y resolviendo la ecuacion cuadratica: - $V_{DD} = I_D R_D + V_{DS}$, con $I_D = k_n[2V_{DS} - V_{DS}^2/2] - 12 = 2000 \cdot 0.004[2V_{DS} - V_{DS}^2/2] + V_{DS} = 8[2V_{DS} - V_{DS}^2/2] + V_{DS} - 12 = 16V_{DS} - 4V_{DS}^2 + V_{DS} = 17V_{DS} - 4V_{DS}^2 - 4V_{DS}^2 - 17V_{DS} + 12 = 0$ - $V_{DS} = \frac{17 \pm \sqrt{289 - 192}}{8} = \frac{17 \pm 9.85}{8}$ - $V_{DS} = 0.89\text{ V}$ (solucion fisica, $< V_{OV} = 2\text{ V}$) o 3.36 V (descartada, $> V_{OV}$). - $I_D = (12 - 0.89)/2000 = 5.56\text{ mA}$.

(d) **Transconductancia:** - En triodo: $g_m = k_n(V_{GS} - V_{TH}) = 4 \times 10^{-3} \times 2 = 8\text{ mA/V}$ (pero la ganancia en triodo es diferente). - **Nota:** Para amplificacion eficiente, se necesita saturacion. Este ejemplo muestra la importancia de verificar la zona.

(e) **Leccion:** - Con estos valores el MOSFET opera en triodo, no es un buen amplificador. - Para saturacion: reducir R_D o reducir V_{GS} .

Resumen en una frase: Siempre verificar la zona de operacion antes de aplicar ecuaciones; suponer saturacion y comprobar $V_{DS} \geq V_{OV}$.

1.9 Resumen Final

1.9.1 Tabla comparativa de dispositivos

	Diodo	BJT	MOSFET	JFET	OPAM
Terminales	2 (A,K)	3 (B,C,E)	4 (G,D,S,B)	3 (G,D,S)	5 (+,-,out,V+,V-)
Control	Tension	Corriente	Tension	Tension	Tension
Ecuacion Shockley		$I_C = \beta I_B$	$I_D = \frac{k_n}{2} V_{OV}^2$	$I_D = I_{DSS}(1 - V_{GS}/V_P)^2$	$A_v = -R_2/R_1$
Pequeña señal	r_d	g_m, r_π, r_o	g_m, r_{ds}	g_m, r_{ds}	Ideal: $A_{OL} \rightarrow \infty$
Datashed	I_F, I_F	h_{FE}, V_{CEO}	$R_{DS(on)}, V_{DSS}$	I_{DSS}, V_P	GBW, SR

1.9.2 Errores frecuentes en exámenes

1. **No verificar la zona de operacion** antes de aplicar ecuaciones $\rightarrow$ Siempre comprobar polarizacion de uniones.
2. **Confundir α y β** $\rightarrow \alpha < 1$ (eficiencia), $\beta \gg 1$ (amplificacion).
3. **Olvidar que $I_G = 0$ en MOSFET/JFET** $\rightarrow$ No hay r_π en el modelo de pequena senal.
4. **Aplicar ecuaciones de saturacion en triodo** $\rightarrow$ Comprobar V_{DS} vs V_{OV} .
5. **Confundir enhancement y depletion** $\rightarrow$ Enhancement: canal OFF con $V_{GS} = 0$; Depletion: canal ON.
6. **Olvidar la superposicion DC+AC** $\rightarrow$ Primero polarizar (DC), luego pequena senal (AC).
7. **No considerar el efecto Early/ λ** $\rightarrow$ La resistencia de salida r_o/r_{ds} afecta a la ganancia.
8. **Usar $V_\gamma = 0.7$ V para todos los diodos** $\rightarrow$ Zener tiene V_Z diferente; LED tiene $V_\gamma \approx 1.8 - 3.3$ V.
9. **Ignorar limites termicos** $\rightarrow$ Siempre verificar que $P_D < P_{max}$ y $T_J < T_{J,max}$.
10. **Olvidar la SOA en diseno de potencia** $\rightarrow$ No basta con respetar V_{max} e I_{max} por separado.

Fin del banco de preguntas - 35 preguntas cubriendo todo el temario de Fundamentos de Electronica.